

项目二：8 路抢答器电路的设计与调试（二）

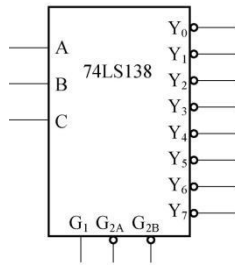
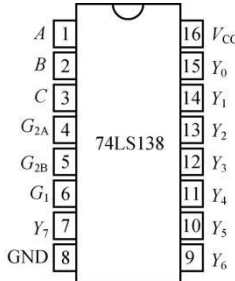
一、基本信息

课程名称	数字电子技术	课程类型	专业基础课	授课形式	实训
授课班级	电子 2001/2002	授课人数	3×2	授课学时	6
学情分析	学生特点	知识基础		技能基础	
	学生年龄一般在 18-20 岁，自制力较弱，缺乏耐心。这些学生存在或多或少的偏科现象，学生的接受能力参差不齐。因此采用分组教学法，小组成员互相配合、互相帮助，共同进步。	1、学生学习过电路分析及模拟电子技术具有一定的电路分析能力； 2、学生的计算能力整体偏低，不喜欢计算类题目； 3、学生的自主学习能力较弱。		1、部分学生来自中专，有一定的焊接基础；部分学生来自高中，实训能力相对较弱； 2、少数学生在实际生活中经常接触电子产品，能够完成简单的电子产品设计和维修。大部分学生生活中不存在此种技能。	
教学目标	知识目标	能力目标		素养目标	
	1. 了解并掌握常用中规模集成电路的性能和特点。 2. 了解并掌握编码器、译码器等常用器件的功能表、管脚图和内部逻辑图。	1. 掌握使用仿真软件 Multisim 10 测试编码器、译码器等常用器件的方法。 2. 掌握使用中规模集成电路设计实用电路的方法。 3. 掌握仿真调试由中规模集成电路组成的电路的方法。		通过学生的参与过程，培养他们勤于思考、善于动手的良好学习习惯；通过实训，培养学生精益求精，精雕细琢的“工匠精神”。	
教学重点	【教学重点】1. 编码器及译码器的性质及特点。 【解决措施】通过日常生活中的例子（娱乐节目中常用的抢答器）引入，增加学生的学习兴趣，再运用超星学习通软件发放引导性资料，帮助学生理解。				

教学难点	【教学难点】 编码器及译码器的功能表、管脚图及内部逻辑。 【解决措施】 发放编码器及译码器的芯片及数据手册直观理解并掌握功能表、管脚图及内部逻辑。用 multisim 进行仿真实训，加深掌握程度。
思政元素	增强民族自豪感、实践是检验真理的唯一标准、增强民族自信感、培养学生的社会责任感、科学技术是第一生产力
教学策略	【教学手段与方法】 课程立足于能力本位教学理念，采用问题导向教学法引领主线，任务驱动教学法贯穿始终。采用超星学习通教学平台，发放引导性学习资料及练习题，及时了解学生的掌握情况。以实训+教学结合的教学模式，以学生为主体，通过任务驱动，分小组进行任务分析、方案制定及任务实施等工作。用 multisim 进行仿真实训，数电实训板完成电路连接，虚实结合教学，增强学生的学习兴趣。 【教学环境】 1、数字电子技术实训室 2、工位电脑、教师主机、数字电子技术实训箱、示波器灯及相应元器件。  

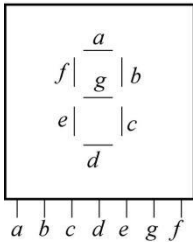
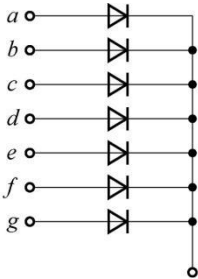
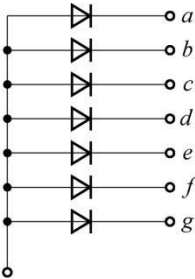
二、教学实施

子任务名称	任务二 仿真测试译码器的逻辑功能		
教学环节	教学内容	师生活动及时间	思政教育
一、明确任务	译码是编码的逆过程。译码是将含有特定含义的二进制代码变换为相应的输出控制信号或者另一种形式的代码。实现译码的电路称为译码器。 由于编码和译码的概念均较为抽象，仿真可以变抽象为直观，所以本任务通过仿真测试的方式学习译码器的原理及功能。 译码器可分为两种形式，一种是将一系列代码转换成与之一一对应的有效信号，这种译码器称为唯一地址译码器，它常用于计算机中对存储器单元地址译码，即将每一个地址代码转换成一个有效信号，从而选中对应的单元；另一种将代码转换成另一种代码，所以也称为代码转换器。 一、二进制译码器	复习上节课知识，帮助译码器的学习（10分钟）	引入温故而知心，强调复习的重要性。编码器译码器互逆过程，强调事物的两面性，疏导学生的心理问题。
二、引入知识	把二进制代码的各种状态，按照其原意翻译成对应输出信号的电路，称为二进制译码器。显然，若二进制译码器的输入端有 n 个，则输出端为 $N=2^n$ 个，且对应于输入代码的每一种状态。2^n 个输出中只有一个为 1，其余全为 0，称为输出高电平有效；2^n 个输出中只有一个为 0，其余全为 1，称为输出低电平有效。因为二进制译码器可以译出输入变量的全部状态，故又称为变量译码器。		

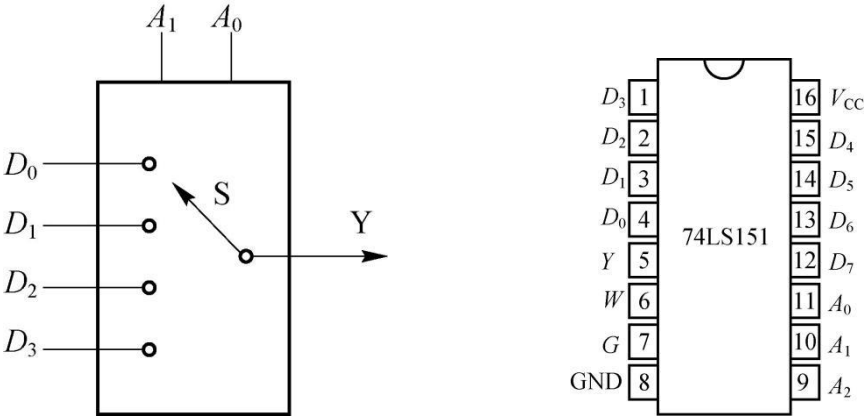
教学环节	教学内容	师生活动及时间	思政教育																																																																																																																																																																																						
	集成 3 线-8 线译码器  (a)逻辑符号  (b)引脚图 表 2-7 74LS138 的功能表 <table><tr><th colspan="3">输 入</th><th colspan="11">输 出</th></tr><tr><th>G_1</th><th>G_{2A}</th><th>G_{2B}</th><th>C</th><th>B</th><th>A</th><th>Y_0</th><th>Y_1</th><th>Y_2</th><th>Y_3</th><th>Y_4</th><th>Y_5</th><th>Y_6</th><th>Y_7</th></tr><tr><td>×</td><td>1</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>×</td><td>×</td><td>1</td><td>×</td><td>×</td><td>×</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr></table>	输 入			输 出											G_1	G_{2A}	G_{2B}	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7	×	1	×	×	×	×	1	1	1	1	1	1	1	1	×	×	1	×	×	×	1	1	1	1	1	1	1	1	0	×	×	×	×	×	1	1	1	1	1	1	1	1	1	0	0	0	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	1	1	0	1	1	1	1	1	1	1	0	0	0	1	0	1	1	0	1	1	1	1	1	1	0	0	0	1	1	1	1	0	1	1	1	1	1	1	0	0	1	0	0	1	1	1	1	0	1	1	1	1	0	0	1	0	1	1	1	1	1	1	0	1	1	1	0	0	1	1	0	1	1	1	1	1	1	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	0	学习通下发相关资料学生通过自主学习掌握相关知识。（10分钟）	通过与之前学习编码器的过程类比学习译码器，帮助学生建立类比的方法，举例建国初期从类比苏联武器到自主研发逐步建成军事强国，增强学生们的民族自信和爱国精神。
输 入			输 出																																																																																																																																																																																						
G_1	G_{2A}	G_{2B}	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7																																																																																																																																																																												
×	1	×	×	×	×	1	1	1	1	1	1	1	1																																																																																																																																																																												
×	×	1	×	×	×	1	1	1	1	1	1	1	1																																																																																																																																																																												
0	×	×	×	×	×	1	1	1	1	1	1	1	1																																																																																																																																																																												
1	0	0	0	0	0	0	1	1	1	1	1	1	1																																																																																																																																																																												
1	0	0	0	0	1	1	0	1	1	1	1	1	1																																																																																																																																																																												
1	0	0	0	1	0	1	1	0	1	1	1	1	1																																																																																																																																																																												
1	0	0	0	1	1	1	1	0	1	1	1	1	1																																																																																																																																																																												
1	0	0	1	0	0	1	1	1	1	0	1	1	1																																																																																																																																																																												
1	0	0	1	0	1	1	1	1	1	1	0	1	1																																																																																																																																																																												
1	0	0	1	1	0	1	1	1	1	1	1	0	1																																																																																																																																																																												
1	0	0	1	1	1	1	1	1	1	1	1	1	0																																																																																																																																																																												

教学环节	教学内容	师生活动及时间	思政教育
	练习：用一个 3 线-8 线译码器实现函数。 (1) 将 3 个使能端按允许译码的条件进行处理，即 G 接高电平，G2A 和 G2B 接地。 (2) 将函数 F 转换成最小项表达式。 (3) 将输入变量 X、Y、Z 对应变换为 C、B、A 端，并利用摩根定律进行变换，可得到 $F = \overline{CBA} + \overline{CBA} + \overline{CBA} + \overline{CBA} = \overline{CBA}g\overline{CBA}g\overline{CBA}g\overline{CBA}$ $= \overline{Y_2}g\overline{Y_3}g\overline{Y_6}g\overline{Y_7}$ 二、二-十进制译码器 二-十进制译码器的功能是将 8421BCD 码 0000~1001 转换为对应 0~9 十进制代码的输出信号。这种译码器应有 4 个输入端，10 个输出端，它的功能表见表 2-8。其输出为低电平有效。 表 2-8 中左边是输入的 8421 码，右边是译码输出。输入端的高低位排列顺序由高到低为 A3~A0。输入的 8421 码中 1010~1111 共 6 种状态没有使用，是无效状态，在正常工作状态下不会出现，化简时可以作为随意项处理。实际二-十进制译码器集成电路芯片在使用时，输入端输入无效代	对比编码器学习二-十译码。教师指导。（15 分钟）	

教学环节	教学内容	师生活动及时间	思政教育																																																																																																																																																																								
	表 2-8 二-十进制译码器的功能表 <table><thead><tr><th colspan="4">输 入</th><th colspan="10">输 出</th></tr><tr><th>A₃</th><th>A₂</th><th>A₁</th><th>A₀</th><th>Y₀</th><th>Y₁</th><th>Y₂</th><th>Y₃</th><th>Y₄</th><th>Y₅</th><th>Y₆</th><th>Y₇</th><th>Y₈</th><th>Y₉</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr></tbody></table> U_{CC} A₀ A₁ A₂ A₃ $\overline{Y}_9$ $\overline{Y}_8$ $\overline{Y}_7$ 74LS42 $\overline{Y}_0$ $\overline{Y}_1$ $\overline{Y}_2$ $\overline{Y}_3$ $\overline{Y}_4$ $\overline{Y}_5$ $\overline{Y}_6$ GND (a)引脚图 $\overline{Y}_0$ $\overline{Y}_1$ $\overline{Y}_2$ $\overline{Y}_3$ $\overline{Y}_4$ $\overline{Y}_5$ $\overline{Y}_6$ $\overline{Y}_7$ $\overline{Y}_8$ $\overline{Y}_9$ 74LS42 A₀ A₁ A₂ A₃ (b)逻辑符号	输 入				输 出										A ₃	A ₂	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇	Y ₈	Y ₉	0	0	0	0	0	1	1	1	1	1	1	1	1	1	0	0	0	1	1	0	1	1	1	1	1	1	1	1	0	0	1	0	1	1	0	1	1	1	1	1	1	1	0	0	1	1	1	1	1	0	1	1	1	1	1	1	0	1	0	0	1	1	1	1	0	1	1	1	1	1	0	1	0	1	1	1	1	1	1	0	1	1	1	1	0	1	1	0	1	1	1	1	1	1	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	0	0	0	1	1	1	1	1	1	1	1	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	0		
输 入				输 出																																																																																																																																																																							
A ₃	A ₂	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇	Y ₈	Y ₉																																																																																																																																																														
0	0	0	0	0	1	1	1	1	1	1	1	1	1																																																																																																																																																														
0	0	0	1	1	0	1	1	1	1	1	1	1	1																																																																																																																																																														
0	0	1	0	1	1	0	1	1	1	1	1	1	1																																																																																																																																																														
0	0	1	1	1	1	1	0	1	1	1	1	1	1																																																																																																																																																														
0	1	0	0	1	1	1	1	0	1	1	1	1	1																																																																																																																																																														
0	1	0	1	1	1	1	1	1	0	1	1	1	1																																																																																																																																																														
0	1	1	0	1	1	1	1	1	1	0	1	1	1																																																																																																																																																														
0	1	1	1	1	1	1	1	1	1	1	0	1	1																																																																																																																																																														
1	0	0	0	1	1	1	1	1	1	1	1	0	1																																																																																																																																																														
1	0	0	1	1	1	1	1	1	1	1	1	1	0																																																																																																																																																														

教学环节	教学内容	师生活动及时间	思政教育
	三、数字显示器 1. 数码显示器 在数字系统中,经常需要将用二进制代码表示的数字、符号和文字等直观地显示出来。供人们直接读取结果,或用以监视数字系统的工作情况。用来驱动各种显示器件,从而将用二进制代码表示的数字、文字、符号翻译成人们习惯的形式直观地显示出来的电路,称为显示译码器。数字显示通常由数码显示器和译码器完成。  (a)符号  (b)共阴极BS201A  (b)共阳极BS201B 2.显示译码器 驱动共阴极显示器需要输出为高电平有效的显示译码器,而共阳极显示器则需要输出为低电平有效的显示译码器。表 2-9 给出了常用的 7448 七段发光二极管显示译码器功能表。	讲授数字显示器,通过该提问举例帮助学生理解。(10 分钟)	在数字显示器显示数字由二级管分工协作,实现系统的设计功能。这种单元模块与组合电路的关系,可以类比个人和集体的关系。强调团结协助的重要性。

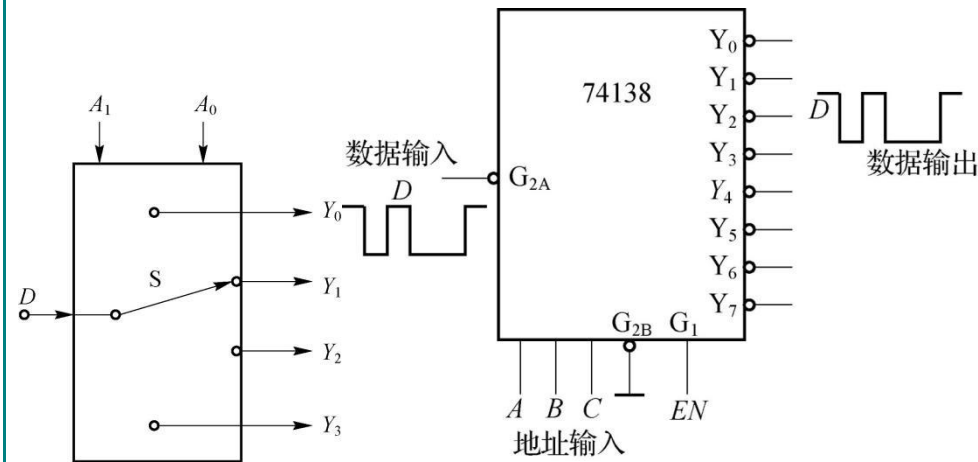
教学环节	教学内容										师生活动及时间		思政教育																																																																																																																																																																																																															
	表 2-9 7448 七段发光二极管显示译码器功能表 <table><tr><th rowspan="2">十进制或功能</th><th colspan="4">输 入</th><th rowspan="2">BI/RBO</th><th colspan="7">输 出</th></tr><tr><th>LT</th><th>RBI</th><th>D</th><th>C</th><th>B</th><th>A</th><th>a</th><th>b</th><th>c</th><th>d</th><th>e</th><th>f</th><th>g</th></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>×</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>2</td><td>1</td><td>×</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>3</td><td>1</td><td>×</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>4</td><td>1</td><td>×</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>5</td><td>1</td><td>×</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>6</td><td>1</td><td>×</td><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>7</td><td>1</td><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>8</td><td>1</td><td>×</td><td>1</td><td>0</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>9</td><td>1</td><td>×</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>灭灯</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>动态灭零</td><td>1</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>试灯</td><td>0</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></table>										十进制或功能	输 入				BI/RBO	输 出							LT	RBI	D	C	B	A	a	b	c	d	e	f	g	0	1	1	0	0	0	0	1	1	1	1	1	1	0	1	1	×	0	0	0	1	1	0	1	1	0	0	0	2	1	×	0	0	1	0	1	1	1	0	1	0	1	3	1	×	0	0	1	1	1	1	1	1	0	0	1	4	1	×	0	1	0	0	1	0	1	1	0	1	1	5	1	×	0	1	0	1	1	1	0	1	0	1	1	6	1	×	0	1	1	0	1	0	0	1	1	1	1	7	1	×	0	1	1	1	1	1	1	0	0	0	0	8	1	×	1	0	0	0	1	1	1	1	1	1	1	9	1	×	1	0	0	1	1	1	1	1	0	1	1	灭灯	×	×	×	×	×	×	0	0	0	0	0	0	0	动态灭零	1	0	0	0	0	0	0	0	0	0	0	0	0	试灯	0	×	×	×	×	×	1	1	1	1	1	1	1		
十进制或功能	输 入				BI/RBO	输 出																																																																																																																																																																																																																						
	LT	RBI	D	C		B	A	a	b	c	d	e	f	g																																																																																																																																																																																																														
0	1	1	0	0	0	0	1	1	1	1	1	1	0																																																																																																																																																																																																															
1	1	×	0	0	0	1	1	0	1	1	0	0	0																																																																																																																																																																																																															
2	1	×	0	0	1	0	1	1	1	0	1	0	1																																																																																																																																																																																																															
3	1	×	0	0	1	1	1	1	1	1	0	0	1																																																																																																																																																																																																															
4	1	×	0	1	0	0	1	0	1	1	0	1	1																																																																																																																																																																																																															
5	1	×	0	1	0	1	1	1	0	1	0	1	1																																																																																																																																																																																																															
6	1	×	0	1	1	0	1	0	0	1	1	1	1																																																																																																																																																																																																															
7	1	×	0	1	1	1	1	1	1	0	0	0	0																																																																																																																																																																																																															
8	1	×	1	0	0	0	1	1	1	1	1	1	1																																																																																																																																																																																																															
9	1	×	1	0	0	1	1	1	1	1	0	1	1																																																																																																																																																																																																															
灭灯	×	×	×	×	×	×	0	0	0	0	0	0	0																																																																																																																																																																																																															
动态灭零	1	0	0	0	0	0	0	0	0	0	0	0	0																																																																																																																																																																																																															
试灯	0	×	×	×	×	×	1	1	1	1	1	1	1																																																																																																																																																																																																															

教学环节	教学内容	师生活动及时间	思政教育
	四、数据选择器及用法 1. 数据旋转器及用法 数据选择器又称为多路选择器或多路开关，它是多输入单输出的组合逻辑电路。其作用是通过选择，把多个通道的数据传送到唯一的公共数据通道中去。实现数据选择功能的逻辑电路称为数据选择器。它的作用相当于多个输入的单刀多掷开关，四选一数据选择器的功能示意图如图 2-18 所示。在选择控制变量 A_1、A_0 的作用下，选择输入数据 $D_0\sim D_3$ 中的某一个为输出数据 Y。  The diagram illustrates the 74LS151 data selector. On the left, a functional block shows four data inputs D_0, D_1, D_2, D_3 connected to a switch mechanism controlled by select inputs A_1 and A_0. The output of the switch is Y. On the right, the physical pin configuration of the 74LS151 is shown. It is a 16-pin DIP package. The left side of the package has pins 1 through 8 labeled $D_3, D_2, D_1, D_0, Y, W, G, \text{GND}$ respectively. The right side has pins 16 through 9 labeled $V_{CC}, D_4, D_5, D_6, D_7, A_0, A_1, A_2$ respectively. The chip is labeled '74LS151' in the center.	讲授数据选择器的用法,指导学生学习。(15分钟)	通过数据选择器联想到在生活中会遇到各种选择,坚定自己的初心,一定能走向成功,鼓励学生要具有持之以恒的精神。

教学环节	教学内容	师生活动及时间	思政教育																																																																								
	表 2-10 74LS151 的功能表 <table><tr><th colspan="4">输 入</th><th colspan="2">输 出</th></tr><tr><th>使 能</th><th colspan="3">选 择</th><th>Y</th><th>W</th></tr><tr><th>G</th><th>A₂</th><th>A₁</th><th>A₀</th><th></th><th></th></tr><tr><td>1</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>D₀</td><td>$\overline{D_0}$</td></tr><tr><td>0</td><td>0</td><td>0</td><td>1</td><td>D₁</td><td>$\overline{D_1}$</td></tr><tr><td>0</td><td>0</td><td>1</td><td>0</td><td>D₂</td><td>$\overline{D_2}$</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>D₃</td><td>$\overline{D_3}$</td></tr><tr><td>0</td><td>1</td><td>0</td><td>0</td><td>D₄</td><td>$\overline{D_4}$</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>D₅</td><td>$\overline{D_5}$</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>D₆</td><td>$\overline{D_6}$</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>D₇</td><td>$\overline{D_7}$</td></tr></table> 输出 Y 的表达式为 $Y = \sum_{i=0}^7 D_i m_i$ 其中,mi 为 A2、A1、A0 的最小项,D0~D7 为 8 个输入数据。例如,当 A2A1A0=010 时,根据最小项性质,只有 m2=1,其余都为 0,所以 Y=D2,即 D2 的数据传送到输出端。	输 入				输 出		使 能	选 择			Y	W	G	A ₂	A ₁	A ₀			1	×	×	×	0	1	0	0	0	0	D ₀	$\overline{D_0}$	0	0	0	1	D ₁	$\overline{D_1}$	0	0	1	0	D ₂	$\overline{D_2}$	0	0	1	1	D ₃	$\overline{D_3}$	0	1	0	0	D ₄	$\overline{D_4}$	0	1	0	1	D ₅	$\overline{D_5}$	0	1	1	0	D ₆	$\overline{D_6}$	0	1	1	1	D ₇	$\overline{D_7}$		
输 入				输 出																																																																							
使 能	选 择			Y	W																																																																						
G	A ₂	A ₁	A ₀																																																																								
1	×	×	×	0	1																																																																						
0	0	0	0	D ₀	$\overline{D_0}$																																																																						
0	0	0	1	D ₁	$\overline{D_1}$																																																																						
0	0	1	0	D ₂	$\overline{D_2}$																																																																						
0	0	1	1	D ₃	$\overline{D_3}$																																																																						
0	1	0	0	D ₄	$\overline{D_4}$																																																																						
0	1	0	1	D ₅	$\overline{D_5}$																																																																						
0	1	1	0	D ₆	$\overline{D_6}$																																																																						
0	1	1	1	D ₇	$\overline{D_7}$																																																																						

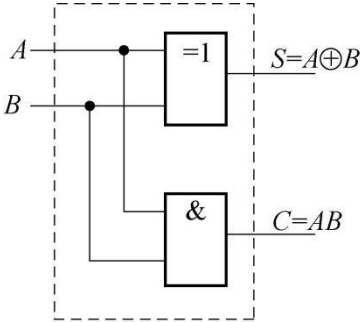
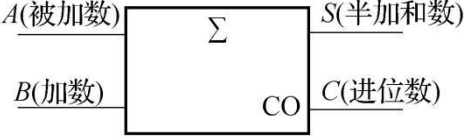
教学环节	教学内容	师生活动及时间	思政教育
	2)数据选择器的用法 数据选择器的芯片种类很多，常用的有 2 选 1 数据选择器，如 74157；4 选 1 数据选择器，如 74153；8 选 1 数据选择器，如 74151；16 选 1 数据选择器，如 74150。数据选择器除了用来传送数据外，还可用于组合逻辑函数的实现。 练习：试用 8 选 1 数据选择器 74LS151 实现逻辑函数 $Y = \overline{A}BC + \overline{A}\overline{B}\overline{C} + A\overline{B}\overline{C} + ABC$ 根据 74LS151 数据选择器的功能，有 $Y = \sum_{i=0}^7 D_i m_i$，如果将函数中包含的最小项所对应的数据输入端接逻辑 1，其他数据输入端接逻辑 0，就可用数据选择器实现该逻辑函数。将逻辑函数的最小项表达式转换为与 74LS151 选择器对应的输出形式为 $Y = m_3 D_3 + m_4 D_4 + m_6 D_6 + m_7 D_7$ 显然，D3、D4、D6、D7 应接 1，式中没有出现的最小项其控制的输入数据端 D0、D1、D2、D5 应接 0。	组织学生讨论,通过练习检测学生的学习效果。（10 分钟）	学生分小组完成任务，序列化的工作任务成为获取知识的载体，通过不断的实践操作，强化学生敬业爱岗、勇于担当、善于沟通、团队协作的意识，更好地锤炼学生“一丝不苟”的“工匠精神”。

教学环节	教学内容	师生活动及时间	思政教育																																																																																																																																																												
	表 2-6 优先编码器 74LS147 的功能 <table><thead><tr><th colspan="9">输 入</th><th colspan="4">输 出</th></tr><tr><th>I_1</th><th>I_2</th><th>I_3</th><th>I_4</th><th>I_5</th><th>I_6</th><th>I_7</th><th>I_8</th><th>I_9</th><th>Y_3</th><th>Y_2</th><th>Y_1</th><th>Y_0</th></tr></thead><tbody><tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td></tr><tr><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>0</td></tr><tr><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td></tr><tr><td>×</td><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>0</td></tr><tr><td>×</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>0</td></tr></tbody></table> U_{CC} 16 NC 15 $\bar{Y}_3$ 14 $\bar{I}_3$ 13 $\bar{I}_2$ 12 $\bar{I}_1$ 11 $\bar{I}_9$ 10 $\bar{Y}_0$ 9 74LS147 $\bar{I}_4$ 1 $\bar{I}_5$ 2 $\bar{I}_6$ 3 $\bar{I}_7$ 4 $\bar{I}_8$ 4 $\bar{Y}_2$ 6 $\bar{Y}_1$ 7 GND 8 74LS147 1 2 3 4 5 6 7 8 9 Y_0 Y_1 Y_2 Y_3	输 入									输 出				I_1	I_2	I_3	I_4	I_5	I_6	I_7	I_8	I_9	Y_3	Y_2	Y_1	Y_0	1	1	1	1	1	1	1	1	1	1	1	1	1	×	×	×	×	×	×	×	×	0	0	1	1	0	×	×	×	×	×	×	×	0	1	0	1	1	1	×	×	×	×	×	×	0	1	1	1	0	0	0	×	×	×	×	×	0	1	1	1	1	0	0	1	×	×	×	×	0	1	1	1	1	1	0	1	0	×	×	×	0	1	1	1	1	1	1	0	1	1	×	×	0	1	1	1	1	1	1	1	1	0	0	×	0	1	1	1	1	1	1	1	1	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	0		
输 入									输 出																																																																																																																																																						
I_1	I_2	I_3	I_4	I_5	I_6	I_7	I_8	I_9	Y_3	Y_2	Y_1	Y_0																																																																																																																																																			
1	1	1	1	1	1	1	1	1	1	1	1	1																																																																																																																																																			
×	×	×	×	×	×	×	×	0	0	1	1	0																																																																																																																																																			
×	×	×	×	×	×	×	0	1	0	1	1	1																																																																																																																																																			
×	×	×	×	×	×	0	1	1	1	0	0	0																																																																																																																																																			
×	×	×	×	×	0	1	1	1	1	0	0	1																																																																																																																																																			
×	×	×	×	0	1	1	1	1	1	0	1	0																																																																																																																																																			
×	×	×	0	1	1	1	1	1	1	0	1	1																																																																																																																																																			
×	×	0	1	1	1	1	1	1	1	1	0	0																																																																																																																																																			
×	0	1	1	1	1	1	1	1	1	1	0	1																																																																																																																																																			
0	1	1	1	1	1	1	1	1	1	1	1	0																																																																																																																																																			

教学环节	教学内容	师生活动及时间	思政教育
	2. 数据分配器及用法 在数据传送中，有时需要将某一路数据分配到不同的数据通道上，实现这种功能的电路称为数据分配器，也称为多路分配器。数据分配器的逻辑功能是将 1 个输入数据传送到多个输出端中的 1 个输出端，具体传到那一个输出端，是由一组选择控制信号确定的。 1) 1 路-4 路数据分配器 图所示为 4 路数据分配器的功能示意图，图中 S 相当于一个由信号 A1A0 控制的单刀多掷输出开关，输入数据 D 在地址输入 A1A0 控制下，传送到输出 Y0~Y3 不同数据通道上。例如，A1A0=01，开关 S 合向 Y1，输入数据 D 被传送到 Y1 通道上。  The diagram illustrates a 1-to-4 data distributor. On the left, a switch 'S' is controlled by address inputs A₁ and A₀. The switch has four positions corresponding to outputs Y₀, Y₁, Y₂, and Y₃. The input data 'D' is connected to the switch. The output of the switch is connected to the G_{2A} input of a 74138 decoder. The decoder's address inputs are A, B, and C, which are collectively labeled '地址输入' (Address Input). The decoder's enable inputs G_{2B} and G₁ are connected to ground, and its EN input is connected to a positive supply. The decoder has eight outputs, Y₀ through Y₇. The output of the switch (data D) is also shown as a waveform labeled '数据输出' (Data Output).		

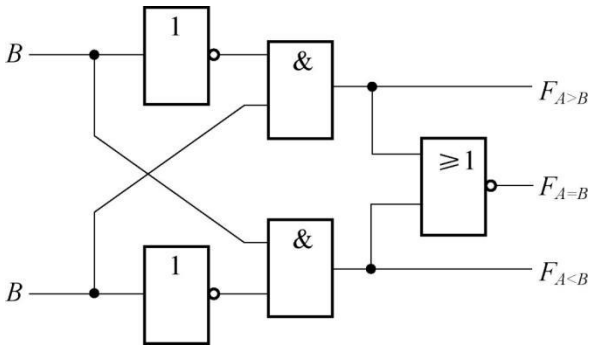
教学环节	教学内容	师生活动及时间	思政教育																																																																																																																																																																			
2) 集成数据分配器及应用 目前，市场上没有专用的数据分配器器件，实际使用中，通常用译码器来实现数据分配的功能。例如，用 74138 译码器可以实现 8 路数据分配的功能，其逻辑原理如图所示。	表 2-11 8 路数据分配器的功能 <table><tr><th colspan="6">输 入</th><th colspan="8">输 出</th></tr><tr><th>G_1</th><th>G_{2B}</th><th>G_{2A}</th><th>C</th><th>B</th><th>A</th><th>Y_0</th><th>Y_1</th><th>Y_2</th><th>Y_3</th><th>Y_4</th><th>Y_5</th><th>Y_6</th><th>Y_7</th></tr><tr><td>0</td><td>0</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>0</td><td>0</td><td>0</td><td>D</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>0</td><td>0</td><td>1</td><td>1</td><td>D</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>0</td><td>1</td><td>0</td><td>1</td><td>1</td><td>D</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>D</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>1</td><td>0</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>D</td><td>1</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>D</td><td>1</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>1</td><td>1</td><td>0</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>D</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>D</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td><td>D</td><td>1</td></tr></table>	输 入						输 出								G_1	G_{2B}	G_{2A}	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7	0	0	×	×	×	×	1	1	1	1	1	1	1	1	1	1	0	D	0	0	0	D	1	1	1	1	1	1	1	1	1	0	D	0	0	1	1	D	1	1	1	1	1	1	1	1	0	D	0	1	0	1	1	D	1	1	1	1	1	1	1	0	D	0	1	1	1	1	1	D	1	1	1	1	1	1	0	D	1	0	0	1	1	1	1	D	1	1	1	1	1	0	D	1	0	1	1	1	1	1	1	D	1	1	1	1	0	D	1	1	0	1	1	1	1	1	1	D	1	1	1	0	D	1	1	1	1	1	1	1	1	1	1	D	1	下发数据手册及芯片学习（10 分钟）	数据分配器经常和数据选择器相互配合实现功能，强调团结协作的重要性。
	输 入						输 出																																																																																																																																																															
G_1	G_{2B}	G_{2A}	C	B	A	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7																																																																																																																																																									
0	0	×	×	×	×	1	1	1	1	1	1	1	1	1																																																																																																																																																								
1	0	D	0	0	0	D	1	1	1	1	1	1	1	1																																																																																																																																																								
1	0	D	0	0	1	1	D	1	1	1	1	1	1	1																																																																																																																																																								
1	0	D	0	1	0	1	1	D	1	1	1	1	1	1																																																																																																																																																								
1	0	D	0	1	1	1	1	1	D	1	1	1	1	1																																																																																																																																																								
1	0	D	1	0	0	1	1	1	1	D	1	1	1	1																																																																																																																																																								
1	0	D	1	0	1	1	1	1	1	1	D	1	1	1																																																																																																																																																								
1	0	D	1	1	0	1	1	1	1	1	1	D	1	1																																																																																																																																																								
1	0	D	1	1	1	1	1	1	1	1	1	1	D	1																																																																																																																																																								
	数据分配器经常和数据选择器一起构成数据传送系统。其主要特点是可以很少几根线实现多路数字信息的分时传送，这种数据传送系统可以极大的简化电路的导线数量，从而提高整体电路的稳定性，因此在实际应用电路中得到广泛的使用。 案例																																																																																																																																																																					

教学环节	教学内容	师生活动及时间	思政教育																				
四、技能训练	五、 加法器和数值比较器 计算机完成各种复杂运算的基础是算术加法运算，因为算术中的加、减、乘、除四则运算，在数字电路中往往是将其转换为加法运算来实现的，所以加法运算是运算电路的核心。能实现二进制加法运算的逻辑电路称为加法器。 1) 半加器 两个 1 位二进制数相加，若只考虑了两个加数本身，而没有考虑由低位来的进位，称为半加，实现半加运算的逻辑电路称为半加器。半加器的逻辑关系真值表见表 2-12，其中 A 和 B 分别是被加数及加数，S 表示和数，C 表示进位数。由真值表可得出逻辑表达式为 $S = \overline{A}\overline{B} + \overline{A}B = A \oplus B$ $c = AB$ 表 2-12 半加器的真值表 <table><tr><th>A</th><th>B</th><th>S</th><th>C</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>1</td></tr></table>	A	B	S	C	0	0	0	0	0	1	1	0	1	0	1	0	1	1	0	1	讲授加法器及数据比较器，帮助学生理解。 (30 分钟)	现代复杂计算可以用计算机运算，解决人类难题，强调 科学技术是第一生产力
A	B	S	C																				
0	0	0	0																				
0	1	1	0																				
1	0	1	0																				
1	1	0	1																				

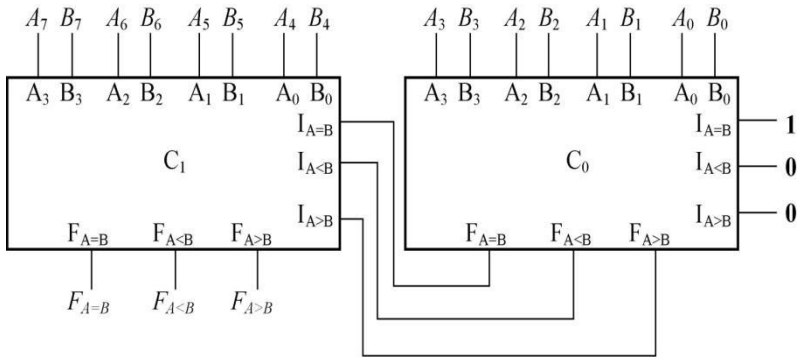
教学环节	教学内容	师生活动及时间	思政教育
四、技能训练	 (a)逻辑图  (b)符号 2) 全加器 全加器能进行加数、被加数和低位来的进位信号相加，并根据求和结果给出该位的进位信号。能对两个1位二进制数相加并考虑低位来的进位，即相当于3个1位二进制数相加，求得和及进位的逻辑电路称为全加器。 根据全加器的功能，可列出它的真值表，见表2-13。其中A_i和B_i分别是被加数及加数，C_{i-1}为相邻低位来的进位数，S_i为本位和数(称为全加和)，C_i为向高位的进位数。		

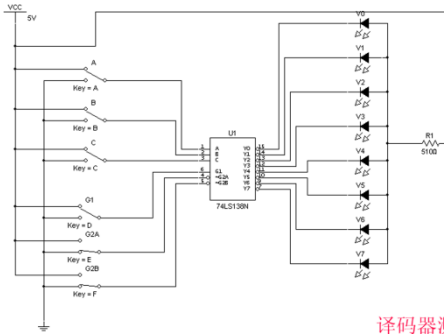
教学环节	教学内容	师生活动及时间	思政教育																																													
四、技能训练	表 2-13 全加器的真值表 <table><thead><tr><th>A_i</th><th>B_i</th><th>C_{i-1}</th><th>S_i</th><th>C_i</th></tr></thead><tbody><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>0</td><td>1</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td><td>1</td><td>1</td></tr></tbody></table> 由真值表写出表达式并进行转换,可得 $S_i = \overline{A_i} \overline{B_i} C_{i-1} + \overline{A_i} B_i \overline{C_{i-1}} + \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} \overline{C_{i-1}} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1}$ $= A_i \oplus B_i \oplus C_{i-1}$ $C_i = \overline{A_i} B_i \overline{C_{i-1}} + A_i \overline{B_i} \overline{C_{i-1}} + A_i B_i \overline{C_{i-1}} + A_i B_i C_{i-1}$ $= \overline{(A_i \oplus B_i)} C_{i-1} + A_i B_i$ (3) 加法器的应用 串行进位加法器把 n 位全加器串联起来, 低位全加器的进位输出连接到相邻的高位全加器的进位输入, 便构成了 n 位的串行进位加法器。如图所示为 4 位串行进位加法器的逻辑图。	A_i	B_i	C_{i-1}	S_i	C_i	0	0	0	0	0	0	0	1	1	0	0	1	0	1	0	0	1	1	0	1	1	0	0	1	0	1	0	1	0	1	1	1	0	0	1	1	1	1	1	1		
A_i	B_i	C_{i-1}	S_i	C_i																																												
0	0	0	0	0																																												
0	0	1	1	0																																												
0	1	0	1	0																																												
0	1	1	0	1																																												
1	0	0	1	0																																												
1	0	1	0	1																																												
1	1	0	0	1																																												
1	1	1	1	1																																												

教学环节	教学内容	师生活动及时间	思政教育																														
四、技能训练	2.数值比较器及用法 1) 1 位数值比较器 1 位数值比较器是多位数值比较器的基础。当 A 和 B 都是 1 位二进制数时，它们的取值和比较结果可由 1 位数值比较器的真值表来表示，见表。 表 2-14 1 位数值比较器的真值表 <table><tr><th colspan="2">输 入</th><th colspan="3">输 出</th></tr><tr><th>A</th><th>B</th><th>$F_{A>B}$</th><th>$F_{A<B}$</th><th>$F_{A=B}$</th></tr><tr><td>0</td><td>0</td><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table> 在各种数字系统，尤其是在数字电子计算机中，经常需要对两个二进制数进行大小判别，然后根据判别结果转向执行某种操作。用来完成两个二进制数的大小比较的逻辑电路称为数值比较器，简称为比较器。在数字电路中，数值比较器的输入是要进行比较的两个二进制数，输出是比较的结果。	输 入		输 出			A	B	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$	0	0	0	0	1	0	1	0	1	0	1	0	1	0	0	1	1	0	0	1	讲授数值比较器，帮助学生（30 分钟）	在疫情期间对比国内外的形式，我国的医护人员，或是建筑工人，或是社区工作人员，都坚守在自己的岗位，为我们创造安全的环境，增强学生的民族感。
输 入		输 出																															
A	B	$F_{A>B}$	$F_{A<B}$	$F_{A=B}$																													
0	0	0	0	1																													
0	1	0	1	0																													
1	0	1	0	0																													
1	1	0	0	1																													

教学环节	教学内容	师生活动及时间	思政教育
四、技能训练	由真值表可得如下逻辑表达式。 $F_{A>B} = A\bar{B}$ $F_{A<B} = \bar{A}B$ $F_{A=B} = \bar{A}\bar{B} + AB = \overline{A \oplus B}$  2)集成数值比较器 74LS85 集成数值比较器 74LS85 是 4 位数值比较器。两个 4 位数的比较是从 A 的最高位 A3 和 B 的最高位 B3 进行比较，如果它们不相等，则该位的比较结果可以作为两数的比较结果。若最高位 A3=B3，则再比较次高位 A2 和 B2，以此类推。显然，如果两数相等，那么比较步骤必须进行到最低位才能得到结果。		

教学环节	教学内容	师生活动及时间	思政教育																																																																																																																																		
四、技能训练	表 2-15 74LS85 的功能表 <table><tr><th colspan="4">数码输入</th><th colspan="3">级联输入</th><th colspan="3">输 出</th></tr><tr><th>$A_3 B_3$</th><th>$A_2 B_2$</th><th>$A_1 B_1$</th><th>$A_0 B_0$</th><th>$I_{A > B}$</th><th>$I_{A < B}$</th><th>$I_{A = B}$</th><th>$F_{A > B}$</th><th>$F_{A < B}$</th><th>$F_{A = B}$</th></tr><tr><td>$A_3 > B_3$</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>0</td><td>0</td></tr><tr><td>$A_3 < B_3$</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 > B_2$</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>0</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 < B_2$</td><td>×</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 > B_1$</td><td>×</td><td>×</td><td>×</td><td>×</td><td>1</td><td>0</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 < B_1$</td><td>×</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 = B_1$</td><td>$A_0 > B_0$</td><td>×</td><td>×</td><td>×</td><td>1</td><td>0</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 = B_1$</td><td>$A_0 < B_0$</td><td>×</td><td>×</td><td>×</td><td>0</td><td>1</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 = B_1$</td><td>$A_0 = B_0$</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 = B_1$</td><td>$A_0 = B_0$</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td><td>0</td></tr><tr><td>$A_3 = B_3$</td><td>$A_2 = B_2$</td><td>$A_1 = B_1$</td><td>$A_0 = B_0$</td><td>0</td><td>0</td><td>1</td><td>0</td><td>0</td><td>1</td></tr></table>	数码输入				级联输入			输 出			$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	$I_{A > B}$	$I_{A < B}$	$I_{A = B}$	$F_{A > B}$	$F_{A < B}$	$F_{A = B}$	$A_3 > B_3$	×	×	×	×	×	×	1	0	0	$A_3 < B_3$	×	×	×	×	×	×	0	1	0	$A_3 = B_3$	$A_2 > B_2$	×	×	×	×	×	1	0	0	$A_3 = B_3$	$A_2 < B_2$	×	×	×	×	×	0	1	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	×	×	×	×	1	0	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	×	×	×	×	0	1	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	×	×	×	1	0	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	×	×	×	0	1	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	0	0	1	0	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	1	0	0	1	0	$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	1	0	0	1		
	数码输入				级联输入			输 出																																																																																																																													
$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	$I_{A > B}$	$I_{A < B}$	$I_{A = B}$	$F_{A > B}$	$F_{A < B}$	$F_{A = B}$																																																																																																																												
$A_3 > B_3$	×	×	×	×	×	×	1	0	0																																																																																																																												
$A_3 < B_3$	×	×	×	×	×	×	0	1	0																																																																																																																												
$A_3 = B_3$	$A_2 > B_2$	×	×	×	×	×	1	0	0																																																																																																																												
$A_3 = B_3$	$A_2 < B_2$	×	×	×	×	×	0	1	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 > B_1$	×	×	×	×	1	0	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 < B_1$	×	×	×	×	0	1	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 > B_0$	×	×	×	1	0	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 < B_0$	×	×	×	0	1	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	1	0	0	1	0	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	1	0	0	1	0																																																																																																																												
$A_3 = B_3$	$A_2 = B_2$	$A_1 = B_1$	$A_0 = B_0$	0	0	1	0	0	1																																																																																																																												

教学环节	教学内容	师生活动及时间	思政教育
四、技能训练	3) 数值比较器的应用 例试用数值比较器实现表 2-16 所示逻辑函数。 根据题意，用两片 74LS85 构成八位数值比较器如图 2-36 所示。74LS85 (C0) 为低四位数值比较器，级联输入端 $I_{A>B}$、$I_{A<B}$、$I_{A=B}$ 分别接 $I_{A>B}=I_{A<B}=0$，$I_{A=B}=1$，其输出端 $F_{A>B}$、$F_{A<B}$、$F_{A=B}$ 分别接高四位数值比较器 74LS85 (C1) 的级联输入端 $I_{A>B}$、$I_{A<B}$、$I_{A=B}$，74LS85 (C1) 的输出端 $F_{A>B}$、$F_{A<B}$、$F_{A=B}$ 为八位数值比较器的输出。对于两个 8 位数，若高 4 位相同，它们的大小则由低 4 位比较器的比较结果确定。 		。

教学环节	教学内容	师生活动及时间	思政教育
四、技能训练	技能训练-仿真测试译码器的逻辑功能 一. 实训目的 1. 掌握译码器的逻辑功能及测试方法 2. 仿真练习组合逻辑电路的初步设计 3. 体会中规模逻辑器件的综合应用效果 二. 实训器材 仿真软件 Multisim 10 三、实训原理图  译码器测试 74LS138 四、总结	完成技能训练检测知识（40 分钟）	通过实践练习，让学生理解理论和实践的相互作用，明白“实践是检验真理的唯一标准”。 实训完成养成总结就习惯，发现问题，认识问题之后，来解决问题，防止下次出现同类型、同质的问题产生，最后提高工作效率。

三、教学反思

教学效果	1、通过知识，引入政治教育，培养学生正确的三观； 2、运用多种教学手段，帮助学生掌握重难点； 3、小组讨论，同学们相互合作，效果良好； 4、课堂融入思政元素，达到了课程育人的教学效果；
思政效果	1. 编码器及译码器的类比学习，引入建国初期类比仿制武器到自主研发成为军事强国，增强民族自豪感。 2. 通过技能训练，明白“实践是检验真理的唯一标准”。 3. 讲授比较器，对比疫情期间国内外环境，增强民族自信感。 4. 讲述团结就是力量，培养学生的社会责任感。 5. 从加法器引入现代复杂计算可以用计算机运算，解决人类难题，强调科学技术是第一生产力